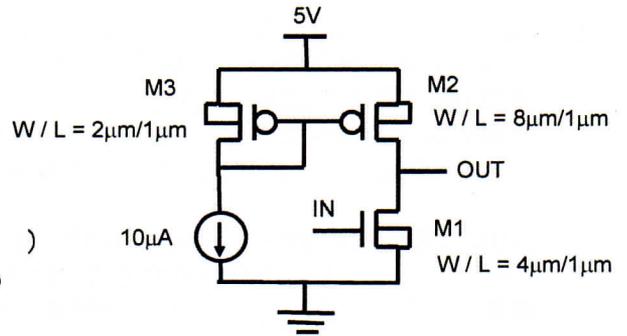


【3】右図の回路に関する以下に文章の空欄を埋めなさい。(15点)

右図の回路は(①)接地増幅回路である。M1, M2, M3は全て飽和領域で動作しているものとする。M2とM3によりカレント・ミラーが構成され、M1のドレイン電流は(②) μ Aとなる。M1のゲート酸化膜厚を14nm、その誘電率を 35×10^{-12} F/m、キャリア移動度を $200 \text{ cm}^2/\text{Vs}$ とすると、M1の相互コンダクタンスは $g_{m1} =$ (③) μ Sとなる。M1, M2のドレイン・コンダクタンスを各々 4μ Sとすると、この増幅回路の直流電圧増幅率は約(④)となる。さらに、出力端子OUTに負荷容量 $C_L = 100 \text{ fF}$ が存在するとき、利得帯域幅積は(⑤)MHzとなる。



【4】A/D変換, D/A変換に関する以下に文章の空欄を埋めなさい。(8点)

- 分解能 4ビット, 電源電圧 5V, 参照電圧 1V と4VであるA/D変換器を考える。参照電圧間は3Vであるので、最下位1ビットに相当する電圧範囲、つまり量子化誤差は(①)Vとなる。このとき、2.15Vの電圧が入力されたときの出力は(②)となる。
- 分解能 5ビット, 電源電圧 5V, 参照電圧 1V と4.1VであるD/A変換器を考える。参照電圧間は3.1Vであるので、最下位1ビットに相当する電圧範囲、つまり量子化誤差は(③)Vとなる。このとき、10101のデジタル・コードが入力されたときの出力は(④)Vとなる。

【5】右図のサンプル・ホールド回路に関する以下に文章の空欄を埋めなさい。(10点)

電圧増幅率 A 、入力インピーダンス無限大、出力インピーダンス0の演算増幅回路を用いている。 V_{CM} はこの基準バイアスである。SW1, SW2が閉じてSW3が開いているとき、容量 C に蓄えられる電荷 Q は(①)となる。このとき、 V_{OUT} は V_{CM} とする。次に、SW1, SW2を開いてSW3を閉じると、電荷 Q は保存され、

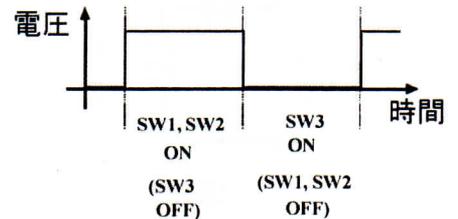
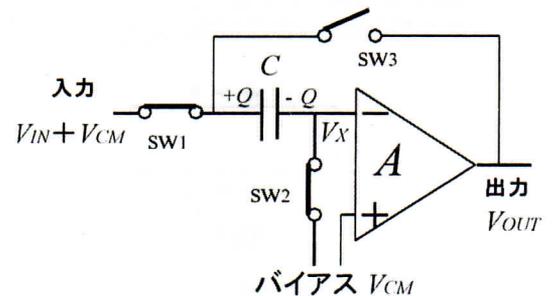
$$(①) = (②)$$

が成立する。ここで、入力信号 V_{IN} はこのスイッチング直前での値とする。また、演算増幅回路の特性より

$$V_{OUT} = V_{CM} + A(V_{CM} - V_X)$$

となる。この2つの式から、 $V_{OUT} = V_{CM} + G V_{IN}$ となり、増幅率 G は(③)と表され、 A が無窮大であれば $G=1$ という理想値となる。なお、この理想値を1%の精度で実現するために必要最低限の A の値は約(④)である。

容量 C には熱雑音の影響により、二乗平均平方根で(⑤)だけ雑音が発生する。ここで、 k_B , T はボルツマン定数、絶対温度である。



【6】右図の発振回路に関する以下の文章の空欄を埋めなさい。(9点)

電圧増幅率 A は無窮大とし、入力インピーダンス無限大、出力インピーダンス0の演算増幅回路を用いている。 V_{CM} はこの基準バイアスである。 V_{in} と V_{out} の信号成分(角周波数 ω)を v_{in} と v_{out} として、帰還率 $\beta (= v_{in} / v_{out})$ は(①)となる。ループゲイン $A\beta$ が1以上の実数であれば発振条件を満たすので、発振角周波数は $\omega_0 =$ (②)となり、発振条件は

$$\frac{R_1}{R_2} + \frac{C_2}{C_1} \leq (③)$$

となる。

